



(19)

(11) Publication number:

11075115 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 09236352

(51) Int. Cl.: H04N 5/335 H01L 29/786 H01L 21/336
H04N 5/66

(22) Application date: 01.09.97

(30) Priority:

(43) Date of application publication: 16.03.99

(84) Designated contracting states:

(71) Applicant: SEIKO EPSON CORP

(72) Inventor: OZAWA NORIO

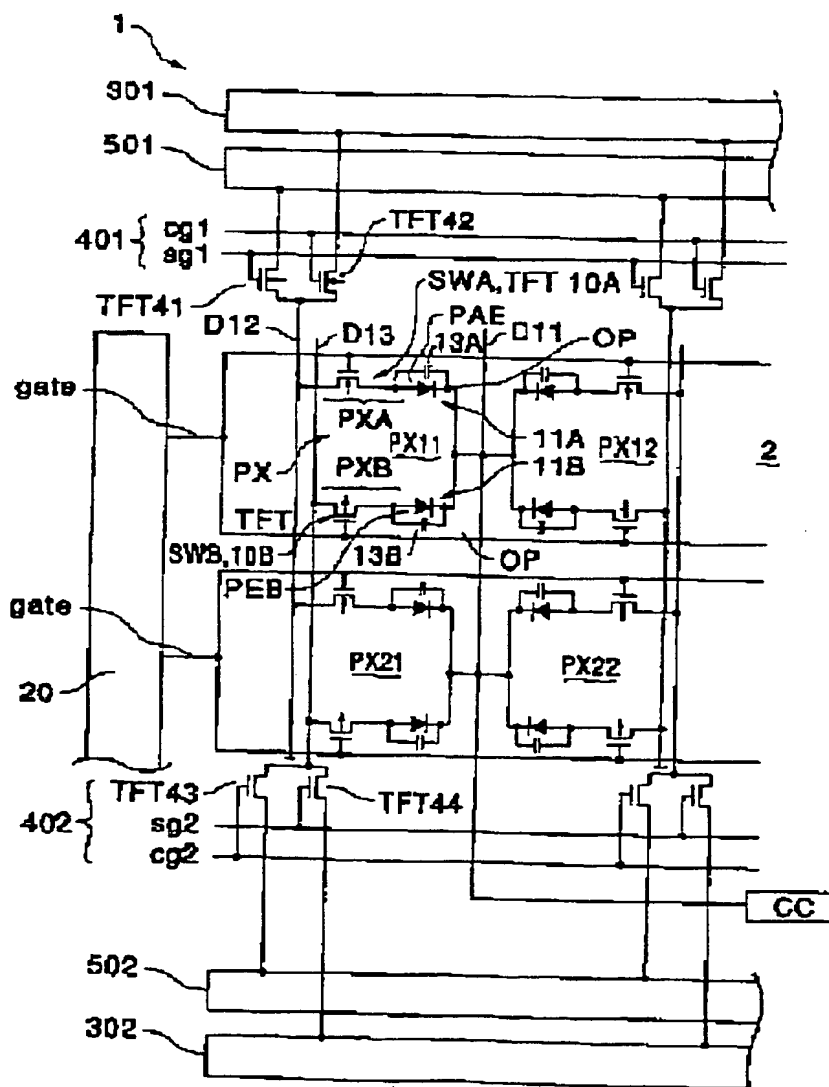
(74) Representative:

(54) IMAGE SENSOR DEVICE
USED AS DISPLAY DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an image sensor which can use as a display device of an active matrix type by using the 1st and 2nd thin film photoelectric conversion elements that function as the light emitting elements and photodetectors respectively to every pixel.

SOLUTION: One of source and drain areas (S/D) of a TFT 10A of a 1st continuity control circuit SWA is connected to a 2nd wiring D12 with the other area connected to a pixel electrode PEA of a 1st thin film photoelectric conversion element 11A, respectively. Meanwhile, one of source and drain areas (S/D) of a TFT 10B of a 2nd continuity control circuit SWB is connected to a 3rd wiring D13 with the other area connected to a pixel electrode PEB of a 3rd thin film photoelectric conversion element 11B, respectively. In other words, every pixel PX has the elements 11A and 11B which function as the light emitting elements and photodetectors, respectively. Thus, it's possible to obtain an image sensor device that can use as a display device just by changing the driving methods of both elements 11A and 11B.



COPYRIGHT: (C)1999,JPO

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-75115

(43) 公開日 平成11年(1999) 3月16日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

E

H 0 1 L 29/786

5/66

1 0 3

21/336

H 0 1 L 29/78

6 1 2 D

H 0 4 N 5/66

1 0 3

審査請求 未請求 請求項の数10 O L (全 15 頁)

(21) 出願番号

特願平9-236352

(22) 出願日

平成9年(1997) 9月1日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 小澤 徳郎

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

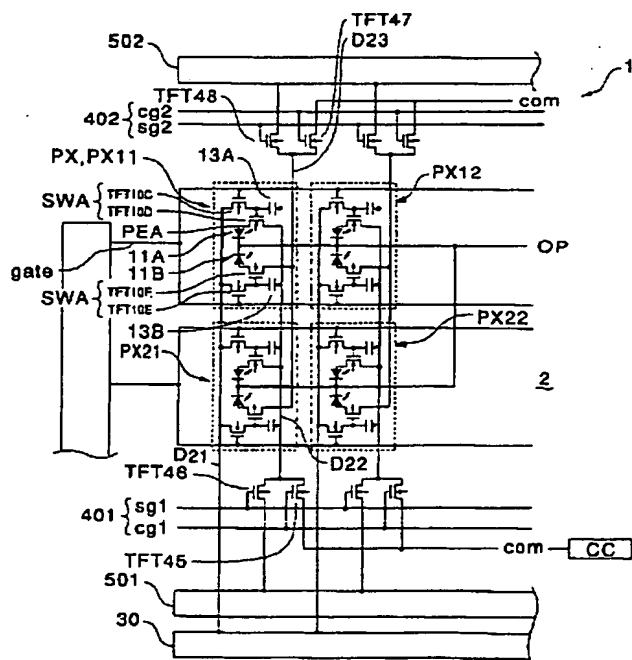
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 表示装置兼用型イメージセンサ装置

(57) 【要約】

【課題】 発光素子および受光素子として機能する薄膜光電変換素子を用いてアクティブマトリクス型の表示装置としての使用、およびイメージセンサとしての使用の双方が可能な表示装置兼用型イメージセンサ装置を提供すること。

【解決手段】 マトリクス状に配置されたいずれの画素 P X にも、走査線 g a t e を介して走査信号が供給される第1の導通制御回路 S W A、およびこの回路を介して第1の配線 D 2 1 と第2の配線 D 2 2 とに回路的に接続する発光・受光可能な第1の薄膜光電変換素子 1 1 A を備える第1の画素部 P X A と、同じ走査線 g a t e を介して走査信号が供給される第2の導通制御回路 S W B、およびこの回路を介して第1の配線 D 2 1 と第3の配線 D 2 3 とに回路的に接続する発光・受光可能な第2の薄膜光電変換素子 1 1 B を備える第2の画素部 P X B とを構成する。



(2)

1

【特許請求の範囲】

【請求項1】 マトリクス状に配置された複数の画素と、該画素を順次選択していくための走査信号が供給される走査線と、前記走査信号により選択された画素で発光または受光を行うときの信号線として用いられる第1ないし第3の配線とを有し、
前記画素は、前記走査線を介して前記走査信号が供給される第1の導通制御回路、および該第1の導通制御回路を介して前記第1の配線と前記第2の配線とに接続する発光・受光可能な第1の薄膜光電変換素子を備える第1の画素部と、前記走査線を介して前記走査信号が供給される第2の導通制御回路、および該第2の導通制御回路を介して前記第1の配線と前記第3の配線とに接続する発光・受光可能な第2の薄膜光電変換素子を備える第2の画素部とを備えていることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項2】 請求項1において、前記第1および第2の導通制御回路は、前記走査信号がゲート電極に供給される薄膜トランジスタからそれぞれ構成され、
前記第1の導通制御回路の前記薄膜トランジスタは、ソース・ドレイン領域の一方が前記第2の配線に接続しているとともに、他方が前記第1の薄膜光電変換素子の画素電極に接続し、
前記第2の導通制御回路の前記薄膜トランジスタは、ソース・ドレイン領域の一方が前記第3の配線に接続しているとともに、他方が前記第2の薄膜光電変換素子の画素電極に接続していることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項3】 請求項2において、前記薄膜光電変換素子を発光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と点灯・消灯制御用信号の出力回路とを接続し、前記薄膜光電変換素子を受光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と光電流検出回路とを接続する切換回路を有し、
前記第1の配線は定電圧電源に接続されていることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項4】 請求項1において、前記第1および第2の導通制御回路は、前記走査信号がゲート電極に供給される第1の薄膜トランジスタ、および該第1の薄膜トランジスタを介してゲート電極が前記第1の配線に接続する第2の薄膜トランジスタからそれぞれ構成され、
前記第1の導通制御回路の前記第2の薄膜トランジスタは、ソース・ドレイン領域の一方が前記第2の配線に接続しているとともに、他方が前記第1の薄膜光電変換素子の画素電極に接続し、
前記第2の導通制御回路の前記第2の薄膜トランジスタは、ソース・ドレイン領域の一方が前記第3の配線に接続しているとともに、他方が前記第2の薄膜光電変換素子の画素電極に接続していることを特徴とする表示装置

2

兼用型イメージセンサ装置。

【請求項5】 請求項4において、前記薄膜光電変換素子を発光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と定電圧電源とを接続し、前記薄膜光電変換素子を受光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と光電流検出回路とを接続する切換回路を有し、

前記第1の配線と、前記第2の薄膜トランジスタの導通状態を制御する信号の出力回路とが接続していることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項6】 請求項1ないし5のいずれかにおいて、前記第1の薄膜光電変換素子の画素電極の形成領域、および前記第2の薄膜光電変換素子の画素電極の形成領域は、相互に入り組んでいることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項7】 請求項1ないし5のいずれかにおいて、前記第1の薄膜光電変換素子の画素電極の形成領域と、前記第2の薄膜光電変換素子の画素電極の形成領域とは、該画素電極の外枠を直線的に仕切った構造に比して双方の重心位置が近接していることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項8】 請求項1ないし5のいずれかにおいて、前記第1の薄膜光電変換素子の画素電極の形成領域は、前記第2の薄膜光電変換素子の画素電極の形成領域によって囲まれていることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項9】 マトリクス状に配置された複数の画素と、該画素を順次選択していくための走査信号が供給される走査線と、前記走査信号により選択された画素で発光または受光を行うときの信号線として用いられる第1ないし第3の配線とを有し、

前記画素は、前記走査線を介して前記走査信号が供給される第1の導通制御回路、および該第1の導通制御回路を介して前記第1の配線と前記第2の配線とに接続する発光・受光可能な第1の薄膜光電変換素子を備える第1の画素部と、前記走査線を介して前記走査信号が供給される第2の導通制御回路、および該第2の導通制御回路を介して前記第1の配線と前記第3の配線とに接続する発光・受光可能な第2の薄膜光電変換素子を備える第2の画素部とを備え、前記第1の薄膜光電変換素子の画素電極の形成領域の重心と前記第2の薄膜光電変換素子の画素電極の形成領域の重心とが該画素電極の大きさに比して十分接近していることを特徴とする表示装置兼用型イメージセンサ装置。

【請求項10】 請求項1ないし9のいずれかにおいて、前記第1の薄膜光電変換素子の画素電極と、前記第2の薄膜光電変換素子の画素電極との間には遮光層が形成されていることを特徴とする表示装置兼用型イメージセンサ装置。

(3)

3

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型の表示装置としての使用、およびイメージセンサとしての使用の双方が可能な新たな装置（表示装置兼用型イメージセンサ装置）に関するものである。

【0002】

【従来の技術】EL（エレクトロルミネッセンス）素子またはLED（発光ダイオード）素子等の電流制御型発光素子を用いたアクティブマトリクス型の表示装置が特開平8-54836号や特開平8-129358号等に開示されている。このタイプの表示装置に用いられる発光素子はいずれも自己発光するため、液晶表示装置と違ってバックライトを必要とせず、また、視野角依存性が少ない等の利点もある。一方、ファクシミリ等においては一般家庭への普及が進む中、家電製品としてより安価なものが求められている。

【0003】

【発明が解決しようとする課題】しかしながら、従来のファクシミリ等で使用されているイメージセンサには、高価な光学系、機械系、センサ、照明系等が必要であるため、ファクシミリ等の低価格化を図ることが困難である。

【0004】ここに、本願発明者は、駆動条件によっては前記の電流制御型発光素子がPD（フォトダイオード）素子としても機能することに着目し、アクティブマトリクス型の表示装置としての使用、およびイメージセンサとしての使用の双方が可能な新たな装置を提案するものである。

【0005】すなわち、本発明の課題は、発光素子および受光素子として機能する薄膜光電変換素子を用いてアクティブマトリクス型の表示装置としての使用、およびイメージセンサとしての使用の双方が可能な表示装置兼用型イメージセンサ装置を提供することにある。

【0006】

【課題を解決するための手段】上記課題を解決するため、本発明に係る表示装置兼用型イメージセンサ装置では、マトリクス状に配置された複数の画素と、該画素を順次選択していくための走査信号が供給される走査線と、前記走査信号により選択された画素で発光または受光を行うときの信号線として用いられる第1ないし第3の配線とを有し、前記画素は、前記走査線を介して前記走査信号が供給される第1の導通制御回路、および該第1の導通制御回路を介して前記第1の配線と前記第2の配線と接続する発光・受光可能な第1の薄膜光電変換素子を備える第1の画素部と、前記走査線を介して前記走査信号が供給される第2の導通制御回路、および該第2の導通制御回路を介して前記第1の配線と前記第3の配線とに接続する発光・受光可能な第2の薄膜光電変換素子を備える第2の画素部とを備えていることを特徴とす

4

る。

【0007】本発明に係る表示装置兼用型イメージセンサ装置では、各画素に発光素子および受光素子として機能する第1および第2の薄膜光電変換素子がそれぞれ構成されているため、これらの薄膜光電変換素子の駆動方法を変えるだけで、イメージセンサ装置および表示装置として用いることができる。また、本発明の表示装置兼用型イメージセンサ装置では、各光電変換素子を薄膜光電変換素子で構成しているため、液晶表示装置のアクティブマトリクス基板と同様、半導体プロセスで製造できる。しかも、高価な光学系、機械系、センサ、照明等が不要であるため、ファクシミリのリードアウト部分等の低価格化を図ることができる。

【0008】本発明において、第1および第2の画素部の各々において前記導通制御回路を1つの薄膜トランジスタ（以下、TFTという。）で構成する場合と、2段の薄膜トランジスタで構成する場合とがある。

【0009】導通制御回路を1つのTFTで構成する場合には、まず、前記第1の導通制御回路および前記第2の導通制御回路には前記走査信号がゲート電極に供給されるTFTをそれぞれ1つずつ構成する。これらのTFTのうち、前記第1の導通制御回路の前記TFTは、ソース・ドレイン領域の一方を前記第2の配線に接続し、他方を前記第1の薄膜光電変換素子の画素電極に接続する。また、前記第2の導通制御回路の前記TFTは、ソース・ドレイン領域の一方を前記第3の配線に接続し、他方を前記第2の薄膜光電変換素子の画素電極に接続する。

【0010】このような構成を有する場合には、前記薄膜光電変換素子を発光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と点灯・消灯制御用信号の出力回路とを接続し、前記薄膜光電変換素子を受光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と光電流検出回路とを接続する切換回路を設け、前記第1の配線については定電圧電源に接続することが好ましい。このように構成すると、第2および第3の配線の接続状態を切換回路で切り換えるだけで、第1および第2の画素部については双方を発光部または受光部として機能させることができるとともに、一方を発光部として機能させ、他方を受光部として機能させることができる。

【0011】本発明において、導通制御回路を2段のTFTで構成する場合は、まず、前記第1の導通制御回路および前記第2の導通制御回路には、前記走査信号がゲート電極に供給される第1のTFTと、該第1のTFTを介してゲート電極が前記第1の配線に接続する第2のTFTとをそれぞれ構成する。これらのTFTのうち、前記第1の導通制御回路の前記第2のTFTは、ソース・ドレイン領域の一方を前記第2の配線に接続し、他方

50

5

を前記第1の薄膜光電変換素子の画素電極に接続する。また、前記第2の導通制御回路の前記第2のTFTは、ソース・ドレイン領域の一方を前記第3の配線に接続し、他方を前記第2の薄膜光電変換素子の画素電極に接続する。

【0012】このような構成を有する場合には、前記薄膜光電変換素子を発光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と定電圧電源とを接続し、前記薄膜光電変換素子を受光素子として用いるときは、前記第2および第3の配線のうち当該薄膜光電変換素子が接続する配線と光電流検出回路とを接続する切換回路を設け、前記第1の配線については、前記第2のTFTの導通状態を制御する信号の出力回路に接続しておく。このように構成すると、第2および第3の配線の接続状態を切換回路で切り換えるだけで、第1および第2の画素部については双方を発光部または受光部として機能させることができるとともに、一方を発光部として機能させ、他方を受光部として機能させることができる。

【0013】本発明において、前記第1の薄膜光電変換素子の画素電極の形成領域と、前記第2の薄膜光電変換素子の画素電極の形成領域とが相互に入り組んでいることが好ましい。このように構成すると、表示装置兼用型イメージセンサ装置をイメージセンサ装置として用いた際に、発光部として機能する画素部の側から出射した光が書面、図面、写真等のリードアウト対象物で反射して受光部として機能する画素部の側に効率よく届く。

【0014】本発明において、前記第1の薄膜光電変換素子の画素電極の形成領域と、前記第2の薄膜光電変換素子の画素電極の形成領域とは、該画素電極の外枠を直線的に仕切った構造に比して双方の重心位置が近接していることが好ましい。たとえば、前記第1の薄膜光電変換素子の画素電極の形成領域が前記第2の薄膜光電変換素子の画素電極の形成領域で周囲を囲まれていることが好ましい。この場合には、前記第1の薄膜光電変換素子の画素電極の形成領域は、前記第2の薄膜光電変換素子の画素電極の形成領域の中央部分にあることが好ましい。このように構成した場合には、表示装置兼用型イメージセンサ装置をイメージセンサ装置として用いた際に、発光部として機能する画素部の側から射出した光が書面、図面、写真等のリードアウト対象物で反射して受光部として機能する画素部の側に効率よく届く。

【0015】本発明において、前記第1の薄膜光電変換素子の画素電極と、前記第2の薄膜光電変換素子の画素電極との間には遮光層が形成されていることが好ましい。このように構成すると、発光部として機能する画素部の側から全方向に光が出射されても、この光が受光部として機能する画素部の方に漏れてしまうことを遮光層によって防止することができる。それ故、高いS/N比でリードアウト対象物から画像を読み取ることができ

(4)

6

る。

【0016】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0017】〔実施の形態1〕

(アクティブマトリクス基板の全体構成) 図1ないし図4のそれぞれは、表示装置兼用型イメージセンサ装置に用いたアクティブマトリクスの等価回路図、このアクティブマトリクスに構成されている複数の画素のうちの1つを拡大して示す平面図、この画素に構成されている各素子の構造を示す断面図、および2つの画素での電位変化を示す波形図である。

【0018】本形態の表示装置兼用型イメージセンサ装置に用いたアクティブマトリクス基板は、液晶表示装置のアクティブマトリクス基板と同様、半導体プロセスにより製造されたものである。図1および図2に示すように、本形態の表示装置兼用型イメージセンサ装置1では、透明基板2上に複数本の走査線gateが構成されている。これらの走査線gateの延設方向に対して交差する方向には、電圧供給のための共通配線として機能する第1の配線D11、および信号線として機能する第2および第3の配線D12、D13が構成され、第2の配線D12（または第3の配線D13）と走査線gateとの交差部分に対応するように各画素PX（画素PX11、PX12・・・PX21、PX22・・・）がマトリクス状に構成されている。走査線gateの端部には、この走査線gateに対して画素選択用のパルスを走査信号として出力する走査側駆動回路20が構成されている。

【0019】（画素の構成）図1ないし図3に示すように、本形態では、それぞれの画素PXは、走査線gateを介して画素選択用の走査信号が供給される第1の導通制御回路SWA、およびこの第1の導通制御回路SWAを介して第1の配線D11と第2の配線D12とに回路的に接続する第1の薄膜光電変換素子11Aを備える第1の画素部PXAと、この第1の画素部PXAと共通の走査線gateを介して前記の走査信号が供給される第2の導通制御回路SWB、およびこの第2の導通制御回路SWBを介して第1の配線D11と第3の配線D13とに回路的に接続する第2の薄膜光電変換素子11Bを備える第2の画素部PXBとが構成されている。図2および図3には図示を省略するが、第1および第2の画素部PXA、PXBのいずれにおいても、第1および第2の薄膜光電変換素子11A、11Bに対して並列に接続するように保持容量13A、13Bが形成されている。

【0020】第1および第2の導通制御回路SWA、SWBは、走査線gateから走査信号が供給されるゲート電極を備えるPチャネル型のTFT10A、TFT10Bからそれぞれ構成されている。第1の導通制御回路SWAの側のTFT10Aは、ソース・ドレイン領域S

(5)

7

／Dの一方が第2の配線D12に接続し、他方が第1の薄膜光電変換素子11Aの画素電極PEAに接続している。第2の導通制御回路SWBの側のTFT10Bは、ソース・ドレイン領域S／Dの一方が第3の配線D13に接続し、他方が第2の薄膜光電変換素子11Bの画素電極PEBに接続している。

【0021】図3(A)、(B)は図2のA-A'線における断面、および図2のB-B'線における断面をそれぞれ示す。図3(A)、(B)に示されるように、第1および第2の画素部PXA、PXBは、基本的な構成が同一であり、第1および第2の導通制御回路SWA、SWBを構成するTFT10A、10Bは、いずれも、チャンネル領域61、チャンネル領域61の両側に形成されたソース・ドレイン領域S／D、少なくともチャンネル領域61の表面に形成されたゲート絶縁膜62、このゲート絶縁膜62の表面に形成されたゲート電極63とを有しており、ゲート電極63の表面側には層間絶縁膜64が形成されている。この層間絶縁膜64のコンタクトホールを介して、第2および第3の配線D12、D13が一方のソース・ドレイン領域S／Dにそれぞれ電気的に接続している。他方のソース・ドレイン領域S／Dには第1および第2の薄膜光電変換素子11A、11Bの画素電極PEA、PEBがそれぞれ電気的に接続している。なお、図3には図示を省略してあるが、第1および第2の画素部PXA、PXBのいずれにも、図1を参照して説明したように、第1および第2の薄膜光電変換素子11A、11Bに対して並列に電気的に接続する保持容量13A、13Bが構成されている。これらの保持容量13A、13Bは、たとえば画素電極PEA、PEB、あるいは画素電極PEA、PEBに電気的に接続する方のソース・ドレイン領域S／Dを延設し、絶縁膜を介して対向電極OPに対向させることにより形成できる。また、第1および第2の画素部PXA、PXBを通るように容量線を形成し、この容量線を前記のソース・ドレイン領域S／Dの延設部分あるいは画素電極PEA、PEBに絶縁膜を介して対向させることにより保持容量13A、13Bを形成してもよい。この場合には容量線は固定電位とする。

【0022】(薄膜光電変換素子) 第1および第2の薄膜光電変換素子11A、11Bはいずれも同一の構成を有し、発光素子および受光素子のいずれの素子としても機能する。すなわち、第1の薄膜光電変換素子11Aは、ITO膜からなる透明な画素電極PEA、正孔注入層VA、有機半導体膜SA、およびリチウム含有アルミニウム、カルシウム等の金属膜からなる対向電極OPがこの順に積層されている。第2の薄膜光電変換素子11Bも、同様に、ITO膜からなる透明な画素電極PEB、正孔注入層VB、有機半導体膜SB、およびリチウム含有アルミニウム、カルシウム等の金属膜からなる対向電極OPがこの順に積層され、これらの各層は第1の

8

薄膜光電変換素子11Aの画素電極PEA、正孔注入層VA、有機半導体膜SA、および対向電極OPとそれぞれ同時形成された層である。

【0023】まず、薄膜光電変換素子が発光素子として機能する場合を説明する。第1および第2の薄膜光電変換素子11A、11Bでは、それらを発光素子(電流制御型発光素子)として用いるために対向電極OPと画素電極PEA、PEBとをそれぞれ負極および正極として電圧を印加すると、印加電圧が薄膜光電変換素子のしきい値電圧を越えた状態で有機半導体膜SA、SBに流れる電流(駆動電流)が急激に増大し、第1および第2の薄膜光電変換素子11A、11Bは、EL素子あるいはLED素子として発光する。この光は、対向電極OPで反射され、透明な画素電極PEA、PEB、および透明基板2を透過して射出される。

【0024】次に、薄膜光電変換素子が受光素子として機能する場合を説明する。第1および第2の薄膜光電変換素子11A、11Bに透明基板2および透明な画素電極PEA、PEBを通して光が届いたときには、有機半導体膜SA、SBに光電流が発生する。この際、薄膜光電変換素子は、対向電極OPと画素電極PEA、PEBとの間に電位差を発生する受光素子として機能する。

【0025】このような構造の第1および第2の薄膜光電変換素子11A、11Bを製造するにあたって、本形態では、層間絶縁膜64の表面側に黒色のレジスト層を形成した後、正孔注入層VA、VBおよび有機半導体膜SA、SBを形成して発光領域あるいは受光領域とすべき領域を囲むように前記レジストを残し、バンク層bankを形成する。バンク層bankを形成した後は、バンク層bankの内側領域に対してインクジェットヘッドから、正孔注入層VA、VBを構成するための液状の材料(前駆体)を吐出し、バンク層bankの内側領域に正孔注入層VA、VBを形成する。同様に、バンク層bankの内側領域に対してインクジェットヘッドから、有機半導体膜SA、SBを構成するための液状の材料(前駆体)を吐出し、バンク層bankの内側領域に有機半導体膜SA、SBを形成する。ここで、バンク層bankはレジストから構成されているため、撥水性である。これに対して、正孔注入層VA、VBや有機半導体膜SA、SBの前駆体は親水性の溶媒を主溶媒として用いているため、正孔注入層VA、VBや有機半導体膜SA、SBの塗布領域はバンク層bankによって確実に規定され、隣接する画素部にはみ出ることがない。それ故、正孔注入層VA、VBや有機半導体膜SA、SBを所定領域内だけに形成できる。また、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間には、遮光性のバンク層bank(遮光層)が形成されることになる。但し、予めバンク層bankからなる隔壁が1μmほどの高さであれば、バンク層bankが撥水性でなくても、バンク層bankは隔

9

壁として十分に機能する。なお、バンク層bankを形成しておけば、インクジェット法に代えて、塗布法で正孔注入層VA、VBや有機半導体膜SA、SBを形成する場合でもその形成領域を規定できる。

【0026】なお、薄膜光電変換素子11A、11Bでは、発光効率がやや低下するが、正孔注入層VA、VBを省略する場合がある。また、正孔注入層VA、VBに代えて、有機半導体膜SA、SBの反対側に電子注入層を構成する場合、電子注入層および正孔注入層VA、VBの双方を構成する場合もある。

【0027】（駆動回路）図2からわかるように、対向電極OPは、少なくとも画素領域上に形成され、本形態では、各画素PX間で共通の電極として、複数の画素PXに跨がるようにストライプ状に形成されている。図1に示すように、この対向電極OP自身を第1の配線D11として用い、それを定電圧電源ccに接続しておく。

【0028】本形態では、すべての画素PXにおいて第1の薄膜光電変換素子11Aおよび第2の薄膜光電変換素子11Bを発光素子または受光素子として使用でき、かつ、第1の薄膜光電変換素子11Bおよび第2の薄膜光電変換素子のうちの一方を発光素子として、他方を受光素子として使用することもできるように、以下のように構成してある。

【0029】再び図1において、透明基板2上には、第2の配線D12に点灯・消灯状態を制御する信号を出力する第1のデータ側駆動回路301と、第3の配線D13に点灯・消灯状態を制御する信号を出力する第2のデータ側駆動回路302とが構成されている。また、透明基板2上には、第1の薄膜光電変換素子11Aが受光した際に流れる光電流を第2の配線D12から検出する第1の光電流検出回路501と、第2の薄膜光電変換素子11Bが受光した際に流れる光電流を第3の配線D13から検出する第2の光電流検出回路502とが構成されている。ここで、第1の光電流検出回路501および第2の光電流検出回路502は、微少電流増幅回路、電圧増幅回路等を内蔵し、各配線の微少な変化をとらえる。

【0030】（切換回路）また、図1に示すように、透明基板2上には、第1の薄膜光電変換素子11Aを発光素子として用いるとき第2の配線D12と第1のデータ側駆動回路301とを接続し、第1の薄膜光電変換素子11Aを受光素子として用いるとき第2の配線D12と第1の光電流検出回路501とを接続する第1の切換回路401と、第2の薄膜光電変換素子11Bを発光素子として用いるとき第3の配線D13と第2のデータ側駆動回路302とを接続し、第2の薄膜光電変換素子11Bを受光素子として用いるとき第3の配線D13と第2の光電流検出回路502とを接続する第2の切換回路402とが構成されている。

【0031】この例では、第1の切換回路401には、極性が反転した信号がそれぞれ供給される信号線cg

(6)

10

1、sg1が構成され、第2の切換回路402には、極性が反転した信号が供給される信号線cg2、sg2が構成されている。これらの信号線cg1、sg1、cg2、sg2は、Nチャネル型のTFT41、42、43、44のゲート電極にそれぞれ接続している。TFT41は第1の光電流検出回路501と第2の配線D12との接続状態を制御するように構成され、TFT42は第1のデータ側駆動回路301と第2の配線D12との接続状態を制御するように構成されている。同様にTFT43は第2の光電流検出回路502と第3の配線D13との接続状態を制御するように構成され、TFT44は第2のデータ側駆動回路302と第3の配線D13との接続状態を制御するように構成されている。

【0032】（使用方法）このように構成した表示装置兼用型イメージセンサ装置1を密着型イメージセンサ装置として用いる場合には、画像を読み取るべき写真等のリードアウト対象物を透明基板2の裏面側に密着させる。ここで、各画素PXにおいて、第1の薄膜光電変換素子11Aを発光素子として用い、第2の薄膜光電変換素子11Bを受光素子として用いる場合には、第1の切換回路401においてTFT41をオフ状態とし、TFT42をオン状態とする。これに対して、第2の切換回路402ではTFT43をオン状態とし、TFT44をオフ状態とする。

【0033】この状態で、走査線gateおよび第2の配線D12には、図4（A）、（B）に示す波形の信号が出力される。

【0034】図4（A）、（B）には、第1ないし第3の配線D11、D12、D13の延設方向（走査線gateに対して交差する方向）で隣接する2つの画素PX（前段側の画素PX11、およびその後段側のPX21）における各走査線gateに供給される走査信号Vgate、第1の配線D11の電位レベル、第2の配線D12に供給される点灯・消灯制御用の信号VD12、第3の配線D13の電位変化、および発光素子として使用される第1の薄膜光電変換素子11Aの画素電極PEAの電位変化をそれぞれ示してある。

【0035】図4からわかるように、走査線gateには、各画素においてTFT10A、10Bをオン・オフさせ各画素を順次選択していくための走査信号Vgateが供給される一方、第2の配線D12には、第1の画素部PXAにおいて第1の薄膜光電変換素子11Aを点灯・消灯状態に切り換えるための点灯・消灯制御用の信号VD12が供給される。従って、走査信号Vgateによって選択された画素PXでは、第1の画素部PXAにおいて、点灯・消灯制御用の信号VD12に基づいて第1の薄膜光電変換素子11Aが消灯状態から、所定の期間、点灯状態に切り換わり、再び、消灯状態に戻る。この間、第2の画素部PXBでは、第1の画素部PXAから写真等のリードアウト対象物に照射された光が反射

(7)

11

してくるのを第2の薄膜光電変換素子11Bが受光する。その結果、第2の薄膜光電変換素子11Bでは光電流が流れ、それに応じて、第2の薄膜光電変換素子11Bの画素電極PEBと対向電極OPとの間には所定の電位差が発生する。この電位差は、第3の配線D13に現れてくるので、それを第2の光電流検出回路502で順次検出していくことができる。このような動作は走査側駆動回路20から走査線gateに出力される走査信号によって順次選択された各画素で行われる。それ故、表示装置兼用型イメージセンサ装置1は、密着型イメージセンサ装置として写真などのリードアウト対象物から画像情報を読み取ることができる。

【0036】このようにして読み取った画像情報等は、表示装置兼用型イメージセンサ装置1で表示させることができる。すなわち、写真等のリードアウト対象物から今回読み取った画像情報をRAM等の情報記録装置に記録し、それを表示する際には、該画像情報に応じた変調画像信号を第1のデータ側駆動回路301から第2の配線D12に送出する。その結果、走査線gateから供給されてくる走査信号によって順次選択される画素PXでは、第1の画素部PXAの第1の薄膜光電変換素子11Aが変調画像信号に基づいて点灯・消灯状態が制御され、所望の画像が表示される。

【0037】このような表示動作を行う際に、第2の切換回路402においてTFT43をオフ状態とし、TFT44をオン状態とし、かつ、前記の変調画像信号を第2のデータ側駆動回路302から第3の配線D13に送出すれば、第2の画素部PXBの第2の薄膜光電変換素子11Bも変調画像信号に基づいて点灯・消灯状態を制御できる。このように第1および第2の画素部PXA、PXBの双方で表示動作を行うと、より輝度の高い表示を行うことができる。

【0038】なお、上記例とは反対に、第1および第2の切換回路401、402においてTFT41、43をオン状態とし、TFT42、44をオフ状態とすれば、第1および第2の画素部PXA、PXBの双方において各薄膜光電変換素子11A、11Bを受光素子として用いることができる。こうすると、より感度の高い読み取り動作が可能となる。

【0039】(本形態の効果)以上説明したように、本形態の表示装置兼用型イメージセンサ装置1では、各画素PXには、発光素子および受光素子として機能する第1および第2の薄膜光電変換素子11A、11Bが構成されているため、これら薄膜光電変換素子の駆動方法を変えるだけで、イメージセンサ装置および表示装置として用いることができる。また、本形態の表示装置兼用型イメージセンサ装置1では、各素子を半導体プロセスで製造でき、かつ、高価な光学系、機械系、センサ、照明等が不要であるため、ファクシミリ等のリードアウト部分の低価格化を図ることができる。

12

【0040】しかも、第2および第3の配線D12、D13の接続状態を切換回路401、402で切り換えるだけで、第1および第2の画素部PXA、PXBについては双方を発光部または受光部として機能させることができるとともに、一方を発光部として機能させ、他方を受光部として機能させることができる。

【0041】また、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間には遮光性のバンク層bankが形成されているので、発光部として機能する第1の画素部PXAの側から全方向に光が出射されても、この光が受光部として機能する第2の画素部PXBに漏れてしまうことをバンク層bankによって防止することができる。それ故、高いS/N比でリードアウト対象物から画像を読み取ることができる。

【0042】[実施の形態2]

(アクティブマトリクス基板の全体構成) 図5ないし図8のそれぞれは、表示装置兼用型イメージセンサ装置に用いたアクティブマトリクスの等価回路図、このアクティブマトリクスに構成されている複数の画素のうちの1つを拡大して示す平面図、この画素に構成されている各素子の構造を示す断面図、および2つの画素での電位変化を示す波形図である。なお、以下の説明において、実施の形態1と共通する機能を有する部分には同一の符号を付してその詳細な説明を省略する。

【0043】本形態の表示装置兼用型イメージセンサ装置に用いたアクティブマトリクス基板も、液晶表示装置のアクティブマトリクス基板と同様、半導体プロセスにより製造されたものである。図5および図6に示すように、本形態の表示装置兼用型イメージセンサ装置1でも、透明基板2上には、走査線gateの延設方向に対して交差する方向に、第1の配線D21、第2の配線D22、および第3の配線D23が構成され、第1ないし第3の配線D21、D22、D23と走査線gateとの交差によってマトリクス状に各画素PX(画素PX11、PX12・・・PX21、PX22・・・)が構成されている。また、対向電極OPは、少なくとも画素領域上に形成され、本形態でも、各画素PX間で共通の電極として、複数の画素PXに跨るようにストライプ状に形成されている。

【0044】(画素の構成) 図5ないし図8に示すように、いずれの画素PXにも第1および第2の画素部PXA、PXBがそれぞれ形成されている。第1の画素部PXAには、走査線gateを介して画素選択用の走査信号が供給される第1の導通制御回路SWAと、この第1の導通制御回路SWAを介して一方の電極(画素電極PEA)が第1の配線D21および第2の配線D22の双方に回路的に接続する第1の薄膜光電変換素子11Aとが構成されている。また、第2の画素部PXBには、この画素部と1つの画素PXを構成する第1の画素部PXAと共通の走査線gateを介して前記の走査信号が供

13

給される第2の導通制御回路SWBと、この第2の導通制御回路SWBを介して一方の電極（画素電極PEB）が第1の配線D21および第3の配線D23の双方に回路的に接続する第2の薄膜光電変換素子11Bとが構成されている。ここで、第1および第2の薄膜光電変換素子11A、11Bは、他方の電極が共通の対向電極OPとして構成されている。

【0045】第1および第2の導通制御回路SWA、SWBは、走査信号がゲート電極に供給されるTFT10C、10E、およびこの第1のTFT10C、10Eを介して第1の配線D21にゲート電極が接続する第2のTFT10D、10Fをそれぞれ有する。この例では、TFT10C、10EはNチャネル型であり、TFT10D、10FはPチャネル型である。第1の導通制御回路SWAの第2のTFT10Dは、ソース・ドレイン領域S/Dの一方が第2の配線D22に接続し、他方が第1の薄膜光電変換素子11Aの画素電極PEAに接続している。第2の導通制御回路SWBの第2のTFT10Fは、ソース・ドレイン領域S/Dの一方が第3の配線D23に接続し、他方が第2の薄膜光電変換素子11Bの画素電極PEBに接続している。なお、図6および図7には図示を省略するが、第1および第2の画素部PXA、PXBのいずれにも、第2のTFT10D、10Fのゲート電極に対しては保持容量13A、13Bの一方の電極が接続しており、該ゲート電極に印加された電位を保持する役割を担う。

【0046】図7（A）、（B）に図6のC-C'線、D-D'線における各断面、および図6のE-E'線、F-F'線における各断面をそれぞれ示すように、第1および第2の画素部PXA、PXBは、基本的な構成が同一であり、第1および第2の導通制御回路SWA、SWBを構成する第1のTFT10C、10E、および第2のTFT10D、10Fは、いずれも、チャンネル領域61、このチャンネル領域61の両側に形成されたソース・ドレイン領域S/D、少なくともチャンネル領域61の表面に形成されたゲート絶縁膜62、このゲート絶縁膜62の表面に形成されたゲート電極63、このゲート電極63の表面側に形成された第1の層間絶縁膜64が形成されている。

【0047】第1および第2の導通制御回路SWA、SWBを構成する第1のTFT10C、10Eにおいては、層間絶縁膜64のコンタクトホールを介して第1の配線D21がソース・ドレイン領域S/Dの一方に対してそれぞれ電気的に接続している。TFT10C、10Eの他方のソース・ドレイン領域S/Dには層間絶縁膜64のコンタクトホールを介して電位保持電極65が電気的に接続し、この電位保持電極65は、第2のTFT10D、10Fのゲート電極63の延設部分630に対して電気的に接続している。

【0048】電位保持電極65および第1の配線D21

(8)

14

の表面側には第2の層間絶縁膜66が形成されている。

【0049】第1の導通制御回路SWAを構成する第2のTFT10Dにおいては、層間絶縁膜64のコンタクトホールを介して第2の配線D22がソース・ドレイン領域S/Dの一方に対してそれぞれ電気的に接続している。第2の導通制御回路SWBを構成する第2のTFT10Fにおいては、層間絶縁膜64のコンタクトホールを介して第3の配線D23がソース・ドレイン領域S/Dの一方に対してそれぞれ電気的に接続している。第2のTFT10D、10Fの他方のソース・ドレイン領域S/Dには層間絶縁膜64のコンタクトホールを介して中継電極67が電気的に接続し、この中継電極67には、層間絶縁膜66のコンタクトホールを介して画素電極PEA、PEBが電気的に接続している。

【0050】なお、図7には図示を省略してあるが、図4を参照して説明したように、第1および第2の画素部PXA、PXBのいずれにも、第1のTFT10C、10Eのゲート電極63に対しては保持容量13A、13Bの一方の電極が接続している。例えば、第2のTFT10D、10Fのゲート電極63を第2の配線D22または第3の配線D23の下にまで延設し、層間絶縁膜64を介して対向させる。これらの保持容量13A、13Bは、たとえば第1および第2の画素部PXA、PXBを通るように容量線を形成し、この容量線を前記の電位保持電極65に層間絶縁膜64を介して対向させることでも形成できる。この場合には容量線を固定電位に保持する。

【0051】（薄膜光電変換素子）第1および第2の薄膜光電変換素子11A、11Bは、実施の形態1において説明したように、いずれも同一の構成を有し、発光素子および受光素子のいずれの素子としても機能する。すなわち、第1および第2の薄膜光電変換素子11Aは、ITO膜からなる透明な画素電極PEA、PEB、正孔注入層VA、VB、有機半導体膜SA、SB、およびリチウム含有アルミニウム、カルシウム等の金属膜からなる対向電極OPがこの順に積層され、これらの各層は第1の薄膜光電変換素子11Aの側と第2の薄膜光電変換素子11Bの側とで同時形成された層である。

【0052】まず、薄膜光電変換素子が発光素子として機能する場合を説明する。第1および第2の薄膜光電変換素子11A、11Bでは、それらを発光素子として用いるために対向電極OPおよび画素電極PEA、PEBをそれぞれ負極および正極として電圧を印加すると、印加電圧が薄膜光電変換素子のしきい値電圧を越えた状態で有機半導体膜SA、SBに流れる電流（駆動電流）が急激に増大し、第1および第2の薄膜光電変換素子11A、11Bは、LE素子あるいはLED素子として発光する。この光は、対向電極OPで反射され、透明な画素電極PEA、PEB、および透明基板2を通して射出される。

【0053】まず、薄膜光電変換素子が受光素子として機能する場合を説明する。第1および第2の薄膜光電変換素子11A、11Bに透明基板2および透明な画素電極PEA、PEBを通して光が届いたときには、有機半導体膜SA、SBに光電流が発生する。この際、薄膜光電変換素子は、対向電極OPと画素電極PEA、PEBとの間に電位差を発生する受光素子として機能する。

【0054】このような構造の第1および第2の薄膜光電変換素子11A、11Bを製造するにあたって、第1の実施の形態と同様、層間絶縁膜65の表面側に黒色のレジスト層を形成した後、正孔注入層VA、VBおよび有機半導体膜SA、SBを形成して発光領域あるいは受光領域とすべき領域を囲むように前記レジストを残し、バンク層bankを形成する。バンク層bankを形成した後は、バンク層bankの内側領域に対してインクジェットヘッドから、正孔注入層VA、VBを構成するための液状の材料（前駆体）を吐出し、バンク層bankの内側領域に正孔注入層VA、VBを形成する。同様に、バンク層bankの内側領域に対してインクジェットヘッドから、有機半導体膜SA、SBを構成する

ための液状の材料（前駆体）を吐出し、バンク層bankの内側領域に有機半導体膜SA、SBを形成する。その結果、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間には、遮光性のバンク層bankが形成されることになる。

【0055】また、第1及び第2の薄膜光電変換素子11A、11BはITOからなる透明な画素電極PEAあるいはPEB、正孔注入層VA、発光薄膜として有機半導体膜SAが積層され、さらに有機半導体膜SAの表面には、リチウム含有アルミニウムまたはカルシウムなどの金属膜からなる対向電極OPがこの順に形成されている。これに対して、第1及び第2の薄膜光電変換素子に逆の方向に駆動電流を流す場合には、下層側から上層側に向かって、ITO膜からなる画素電極PEAあるいはPEB、透光性をもつほど薄いリチウム含有アルミニウム電極からなる対向電極OP、有機半導体層SA、正孔注入層VA、リチウム含有アルミニウムまたはカルシウムなどの金属膜からなる対向電極OP（正極）をこの順に積層して、発光素子40を構成する場合もある。

【0056】（駆動回路）図6からわかるように、対向電極OPは、少なくとも画素領域上に形成され、各画素PX間で共通の電極として、たとえば複数の画素PXに跨がるようにストライプ状に形成される。対向電極OPは定電位に保持される。

【0057】本形態では、すべての画素PXにおいて第1および第2の薄膜光電変換素子11A、11Bを発光素子または受光素子として使用でき、かつ、第1および第2の薄膜光電変換素子11A、11Bのうちの一方を発光素子として、他方を受光素子として使用することもできるように、以下のように構成してある。

【0058】再び図5において、透明基板2上には、第1の配線D21に点灯・消灯状態を制御する信号、及び受光・非受光状態を制御する信号を出力するデータ側駆動回路30が構成されている。また、透明基板2上には、第1の薄膜光電変換素子11Aが受光した際に流れる光電流を第2の配線D22から検出する第1の光電流検出回路501と、第2の薄膜光電変換素子11Bが受光した際に流れる光電流を第3の配線D23から検出する第2の光電流検出回路502とが構成されている。ここで、第1の光電流検出回路501および第2の光電流検出回路502は、微小電流増幅回路、電圧増幅回路等を内蔵し、各配線の微小な変化をとらえる。

【0059】（切換回路）図5に示すように、透明基板2上には、第1の薄膜光電変換素子11Aを発光素子として用いるとき第2の配線D22と、定電圧電源ccに接続された共通給電線comとを接続し、第1の薄膜光電変換素子11Aを受光素子として用いるとき第2の配線D22と第1の光電流検出回路501とを接続する第1の切換回路401と、第2の薄膜光電変換素子11Bを発光素子として用いるとき第3の配線D23と前記の共通給電線comとを接続し、第2の薄膜光電変換素子11Bを受光素子として用いるとき第3の配線D23と第2の光電流検出回路502とを接続する第2の切換回路402とが構成されている。

【0060】この例では、第1の切換回路401には、互いにハイレベル、ローレベルが逆になる2つの信号が各々供給される信号線cg1、sg1が構成され、第2の切換回路402には、互いにハイレベル、ローレベルが逆になる2つの信号が各々供給される信号線cg2、sg2が構成されている。これらの信号線cg1、sg1、cg2、sg2は、Nチャネル型のTFT45、46、47、48のゲート電極にそれぞれ接続している。ここで、TFT45は共通給電線comと第2の配線D22との接続状態を制御するように構成され、TFT46は第1の光電流検出回路501と第2の配線D22との接続状態を制御するように構成されている。同様に、TFT47は共通給電線comと第3の配線D23との接続状態を制御するように構成され、TFT48は第2の光電流検出回路502と第3の配線D23との接続状態を制御するように構成されている。

【0061】（使用方法）このように構成した表示装置兼用型イメージセンサ装置1を密着型イメージセンサ装置として用いる場合には、画像を読み取るべき写真等のリードアウト対象物を透明基板2の裏面側に密着させる。ここで、各画素PXにおいて、第1の薄膜光電変換素子11Aを発光素子として用い、第2の薄膜光電変換素子11Bを受光素子として用いる場合には、第1の切換回路401ではTFT45をオン状態とし、TFT46をオフ状態とする。これに対して、第2の切換回路402ではTFT47をオフ状態とし、TFT48をオン

状態とする。

【0062】この状態で、走査線gateおよび第1の配線D21には、図8(A)、(B)に示す波形の信号が出力される。

【0063】図8(A)、(B)には、第1ないし第3の配線D21、D22、D23の延設方向(走査線gateに対して直交する方向)で隣接する2つの画素PX(前段側の画素PX11、および後段側のPX21)において、各走査線gateに供給される走査信号Vgate、第1の配線D21に供給される点灯・消灯制御用(受光・非受光制御用)の信号VD21、第2の配線D22の電位レベル(共通給電線comの電位レベル)、第3の配線D23の電位変化、第1および第2の薄膜光電変換素子11A、11Bの電位保持電極65の電位変化、対向電極OPの電位レベルをそれぞれ示してある。

【0064】図8からわかるように、走査線gateには、第1のTFT10C、10Eをオン・オフさせることにより各画素を順次選択していく走査信号Vgateが供給される。また、第1の配線D21には、第2のTFT10Dをオン・オフさせることにより、第1の薄膜光電変換素子11Aと第2の配線D22との間を導通状態と絶縁状態に切り換える点灯・消灯制御用の信号VD21が供給される。同時に、信号VD21は、第2のTFT10Fをオン・オフさせることにより、第2の薄膜光電変換素子11Bと第3の配線D23との間を導通状態と絶縁状態に切り換えている。

【0065】従って、走査信号Vgateによって選択された画素PXでは、第1の画素部PXAにおいて、点灯・消灯制御用の信号VD21に基づいて第1の薄膜光電変換素子11Aが点灯状態から点灯状態になり、この点灯状態が維持される。この間、第2の画素部PXBでは、第1の画素部PXAから写真等のリードアウト対象物に照射された光が反射し、反射した光を第2の薄膜光電変換素子11Bが受光する。その結果、第2の薄膜光電変換素子11Bでは光電流が流れ、それに応じて、第2の薄膜光電変換素子11Bの画素電極PEBと対向電極OPとの間には所定の電位差が発生する。この電位差は、第3の配線D23を介して第2の光電流検出回路502で順次検出していくことができる。このような動作は走査側駆動回路20から走査線gateに出力される走査信号によって各画素で順次行われる。それ故、表示装置兼用型イメージセンサ装置1は、密着型イメージセンサ装置として写真等のリードアウト対象物から画像情報を読み取ることができる。

【0066】このようにして読み取った画像情報等は、表示装置兼用型イメージセンサ装置1で表示させることができる。すなわち、写真等から今回読み取った画像情報をRAM等の情報記録装置に記録し、それを表示する際には、該画像情報に応じた変調画像信号をデータ側駆動回路30から第1の配線D21に送出する。その結

果、走査線gateから供給されてくる走査信号によって順次選択される画素PXでは、第1の画素部PXAの第1の薄膜光電変換素子11Aが変調画像信号に基づいて点灯・消灯状態が制御され、所望の画像が表示される。

【0067】このような表示動作を行う際には、第2の切換回路402においてTFT48をオフ状態とし、TFT47をオン状態として、第3の配線D23を共通給電線comに接続しておけば、走査線gateから供給されてくる走査信号によって順次選択される画素PXでは、データ側駆動回路30から第1の配線D21に送出された変調画像信号に基づいて、第2の画素部PXBの第1の薄膜光電変換素子11Bも点灯・消灯状態を制御できる。このように第1および第2の画素部PXA、PXBの双方で表示動作を行うと、より輝度の高い表示を行うことができる。

【0068】なお、第1および第2の切換回路401、402においてTFT46、48をオン状態とし、TFT45、47をオフ状態とすれば、第1および第2の画素部PXA、PXBの双方において各薄膜光電変換素子11A、11Bを受光素子として用いることができる。こうすると、より感度の高い読み取り動作が可能となる。

【0069】(本形態の効果)以上説明したように、本形態の表示装置兼用型イメージセンサ装置1では、各画素PXには、発光素子および受光素子として機能する第1および第2の薄膜光電変換素子11A、11Bが構成されているため、これら薄膜光電変換素子の駆動方法を変えるだけで、イメージセンサ装置および表示装置として用いることができる。また、本形態の表示装置兼用型イメージセンサ装置1では、各素子を半導体プロセスで製造でき、かつ、高価な光学系、機械系、センサ、照明等が不要であるため、ファクシミリ等のリードアウト部分の低価格化を図ることができる。

【0070】しかも、第2および第3の配線D22、D23の接続状態を切換回路401、402で切り換えるだけで、第1および第2の画素部PXA、PXBについては双方を発光部または受光部として機能させることができるとともに、一方を発光部として機能させ、他方を受光部として機能させることができる。

【0071】さらに、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間には遮光性のバンク層bankが形成されているので、発光部として機能する第1の画素部PXAの側から全方向に光が出射されても、バンク層bankによってこの光が受光部として機能する第2の画素部PXBに漏れてしまのを防止することができる。それ故、高いS/N比でリードアウト対象物から画像を読み取ることができる。

【0072】[実施の形態3]本実施の形態は、実施の形態1と同様な構成であり、異なる点について記載す

(11)

19

る。上記の実施の形態1、2では、第1の薄膜光電変換素子11Aの画素電極PEAの形成領域と、第2の薄膜光電変換素子11Bの画素電極PEAの形成領域との間の境界部分は直線的であったが、本実施の形態では、図9(A)、(B)に示すように、第1の薄膜光電変換素子11Aの画素電極PEAの形成領域と、第2の薄膜光電変換素子11Bの画素電極PEAの形成領域とが相互に入り組んでいる構成としている点で異なる。このように構成すると、表示装置兼用型イメージセンサ装置1をイメージセンサ装置として用いる際に、第1の画素部PXAから出射した光は、写真等のリードアウト対象物に反射して第2の画素部PXBに効率よく届く。このように構成する場合でも、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間に遮光性のバンク層bankを形成しておけば、第1の画素部PXAの側から全方向に光が射出されても、バンク層bankによってこの光が受光部として機能する第2の画素部PXBに漏れてしまうのを防止することができる。

【0073】【実施の形態4】本実施の形態も、実施の形態1と同様であり、異なる点について記載する。本実施の形態では、例えば図10に示すように、第1の薄膜光電変換素子11Aの画素電極PEAの形成領域が第2の薄膜光電変換素子11Bの画素電極PEBの形成領域で周囲が囲まれているように構成すれば、画素電極同士を画素電極の外枠を直線的に仕切った構造に比して、画素電極PEBの形成領域が広いわりには、第1の薄膜光電変換素子11Aの画素電極PEAの形成領域の重心位置と、第2の薄膜光電変換素子11Bの画素電極PEBの形成領域の重心位置とを近接させることができる。

【0074】このように構成すると、表示装置兼用型イメージセンサ装置1をイメージセンサ装置として用いた際に、画素電極PEA、PEB同士の重心位置(発光・受光の中心位置)が近接しているので、第1の画素部PXAから出射した光が写真等に反射して第2の画素部PXBに効率よく届く。

【0075】このように構成する場合も、第1の画素部PXAの画素電極PEAと第2の画素部PXBの画素電極PEBとの間には遮光性のバンク層bankが形成しておけば、第1の画素部PXAの側から全方向に光が出射されても、この光が受光部として機能する第2の画素部PXBに漏れてしまうことをバンク層bankによって防止することができる。

【0076】【実施の形態5】本実施の形態も実施の形態1と同様であり、異なる点について記載する。本実施の形態では、図11(A)に示すように、第1の薄膜光電変換素子11Aの画素電極PEAの形成領域が第2の薄膜光電変換素子11Bの画素電極PEBの形成領域の中央部分にあるように構成することが好ましい。このように構成すると、第1の薄膜光電変換素子11Aの画素

20

電極PEAの形成領域と、第2の薄膜光電変換素子11Bの画素電極PEBの形成領域とは、双方の重心位置が完全に重なることになる。従って、図11(B)に示すように、第1の画素部PXAから出射した光hvが写真や書面等のリードアウト対象物等に反射して第2の画素部PXBに届く際に、リードアウト対象物への照射光の強度分布、およびリードアウト対象物からの反射光の強度分布において、そのピークが画素PXの中央部分にあるため、第2の画素部PXBでは第2の薄膜光電変換素子11Bの画素電極PEBの全面で高い効率で受光することになる。

【0077】

【発明の効果】以上説明したように、本発明に係る表示装置兼用型イメージセンサ装置では、各画素には、発光素子および受光素子として機能する第1および第2の薄膜光電変換素子が構成されているため、これら薄膜光電変換素子の駆動方法を変えるだけで、イメージセンサ装置および表示装置のいずれとしても用いることができる。また、本形態の表示装置兼用型イメージセンサ装置では、各素子を半導体プロセスで製造でき、高価な光学系、機械系、センサ、照明等が不要であるため、ファクシミリ等のリードアウト部分の低価格化を図ることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る表示装置兼用型イメージセンサ装置に用いたアクティブマトリクス等の等価回路図である。

【図2】図1に示す表示装置兼用型イメージセンサ装置のアクティブマトリクスに構成されている複数の画素のうちの1つを拡大して示す平面図である。

【図3】(A)、(B)はそれぞれ、図2に示す画素に構成されている各素子の構造を示す断面図である。

【図4】(A)、(B)はそれぞれ、図1に示す表示装置兼用型イメージセンサ装置のアクティブマトリクスにおいて、隣接する2つの画素に対して供給される走査信号等の波形図である。

【図5】本発明の実施の形態2に係る表示装置兼用型イメージセンサ装置に用いたアクティブマトリクス等の等価回路図である。

【図6】図5に示す表示装置兼用型イメージセンサ装置のアクティブマトリクスに構成されている複数の画素のうちの1つを拡大して示す平面図である。

【図7】(A)、(B)はそれぞれ、図6に示す画素に構成されている各素子の構造を示す断面図である。

【図8】(A)、(B)はそれぞれ、図5に示す表示装置兼用型イメージセンサ装置のアクティブマトリクスにおいて、隣接する2つの画素に対して供給される走査信号等の波形図である。

【図9】(A)、(B)はそれぞれ、本発明の実施の形態3に係る表示装置兼用型イメージセンサ装置におい

(12)

21

て、アクティブマトリクス of 各画素に形成した2つの画素電極の形成領域を示す説明図である。

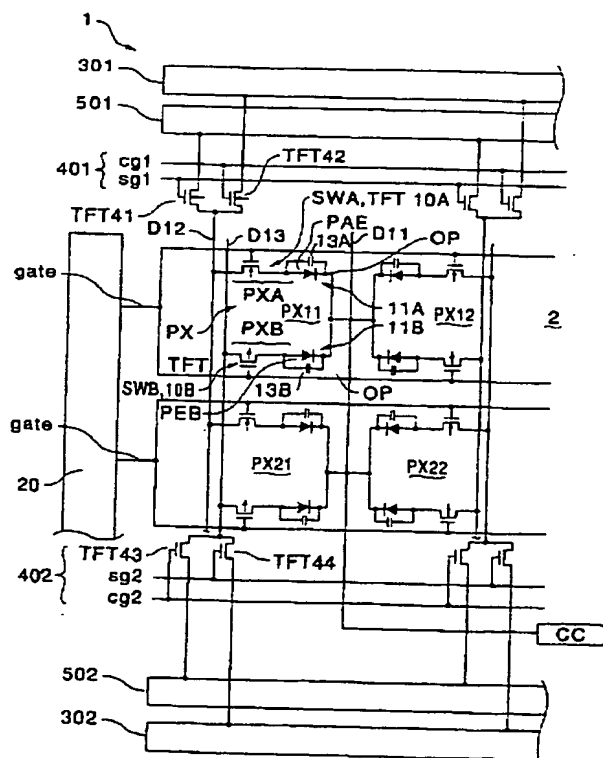
【図10】本発明の実施の形態4に係る表示装置兼用型イメージセンサ装置において、アクティブマトリクス of 各画素に形成した2つの画素電極の形成領域を示す説明図である。

【図11】(A)は、本発明の実施の形態5に係る表示装置兼用型イメージセンサ装置において、アクティブマトリクス of 各画素に形成した2つの画素電極の形成領域を示す説明図、(B)はこのように構成したときの作用、効果を示す説明図である。

【符号の説明】

- 1 表示装置兼用型イメージセンサ装置
- 2 透明基板
- 11A 第1の薄膜光電変換素子
- 11B 第2の薄膜光電変換素子
- 10A～10F 画素スイッチング用TFT
- 13A、13B 保持容量
- 30、301、302 データ側駆動回路

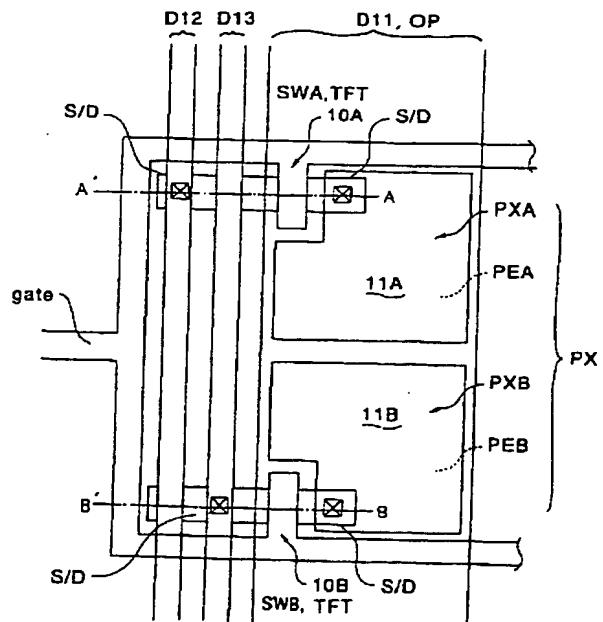
【図1】



22

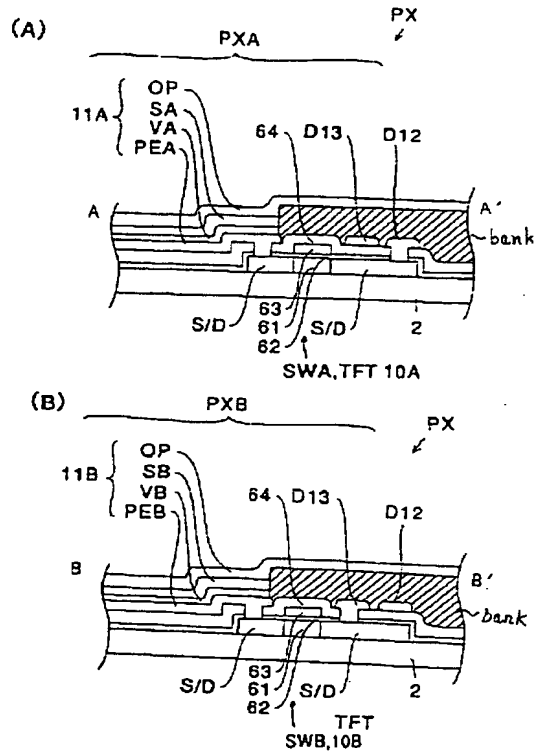
- 501、502 光電流検出回路
- 401、402 切換回路
- D11、D21 第1の配線
- D12、D22 第2の配線
- D13、D23 第3の配線
- OP 対向電極
- PX、PX11、PX12、PX21、PX22 画素
- PXA 第1の画素部
- PXB 第2の画素部
- 10 SA、SB 有機半導体膜
- SWA 第1の導通制御回路
- SWB 第2の導通制御回路
- S/D TFTのソース・ドレイン領域
- VA、XB 正孔注入層
- bank バンク層
- cc 定電圧電源
- com 共通給電線
- gate 走査線

【図2】

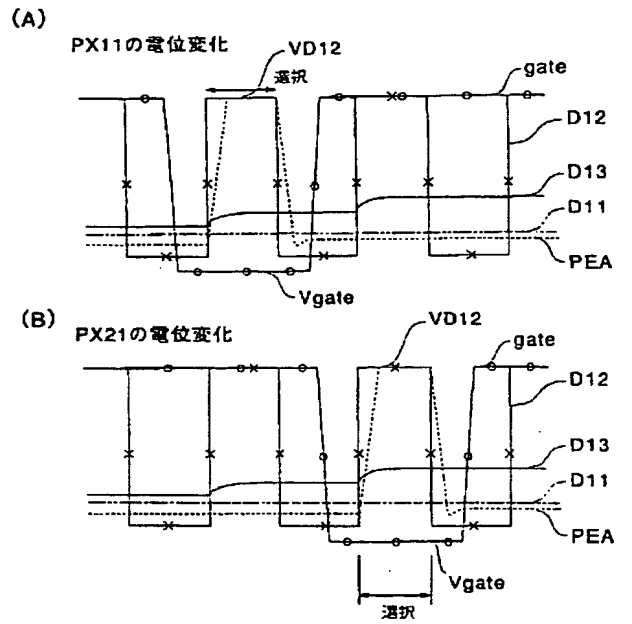


(13)

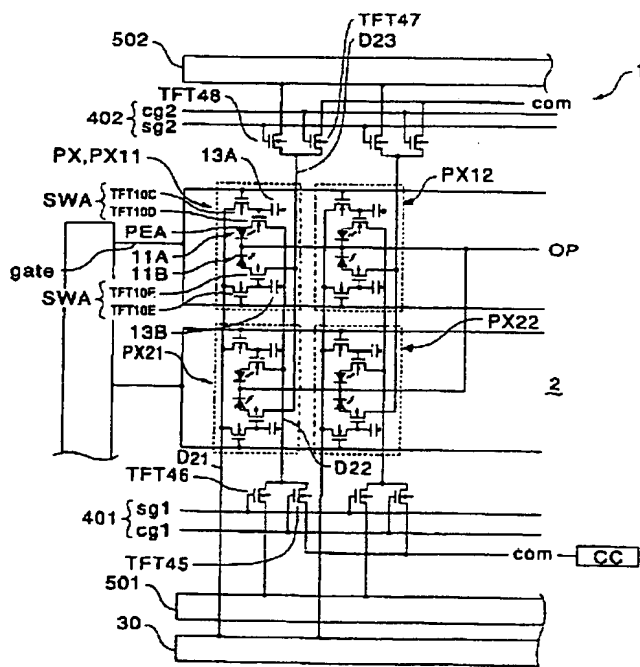
【図3】



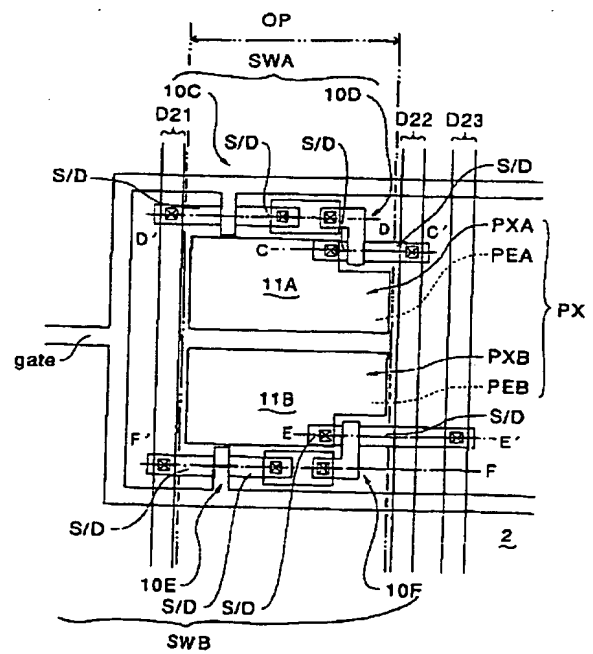
【図4】



【図5】

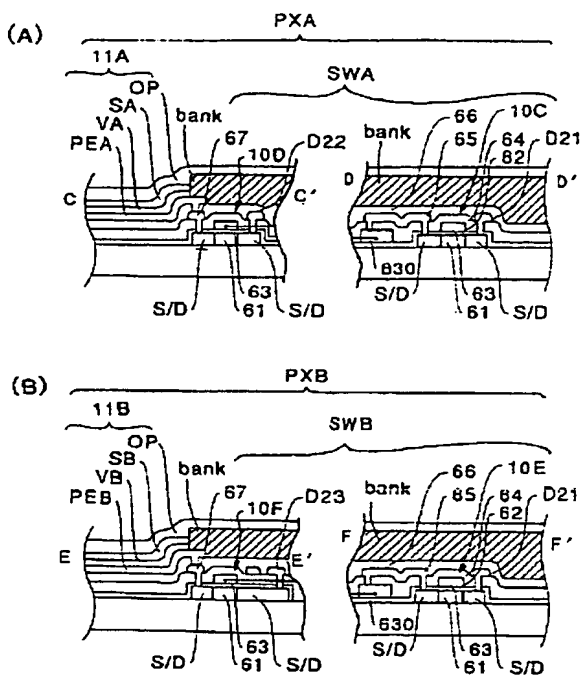


【図6】

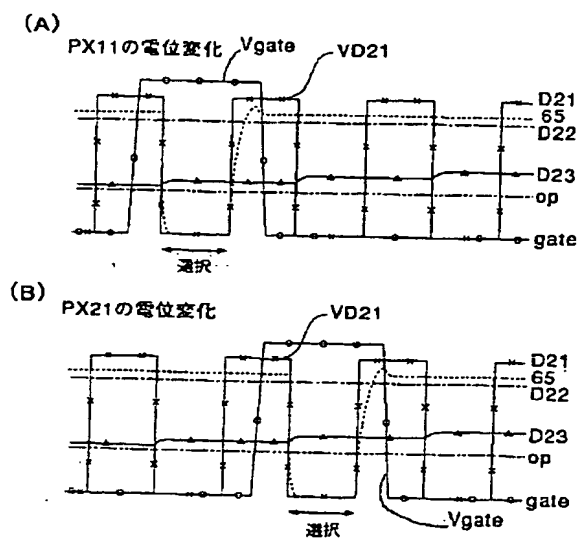


(14)

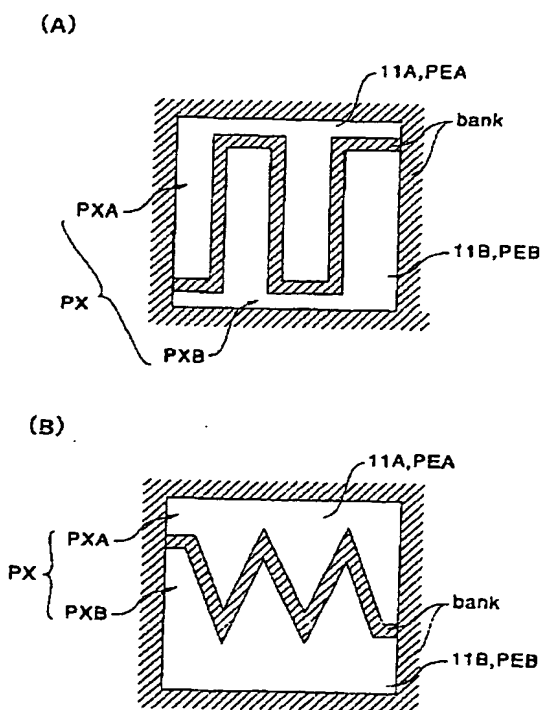
【図7】



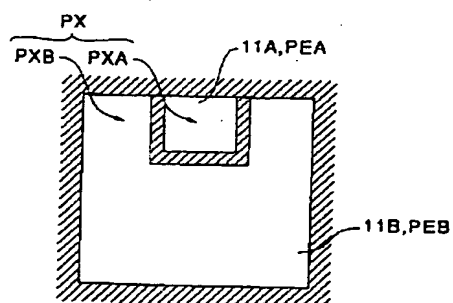
【図8】



【図9】



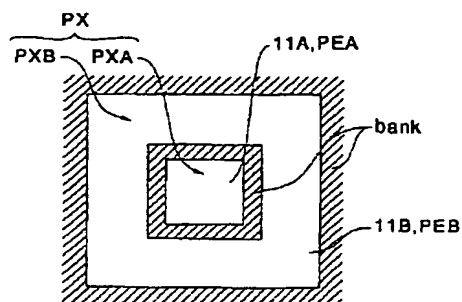
【図10】



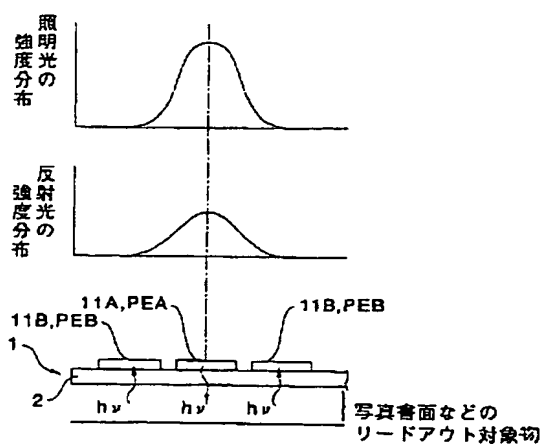
(15)

【図11】

(A)



(B)



**Partial English Translation of
LAID OPEN unexamined Japanese Patent Application
Publication No. 11-75115**

[0017] [First Embodiment]

(Overall Construction of Active matrix Substrate) FIGS. 1 to 4 are respectively an equivalent circuit diagram of an active matrix used for an image sensor apparatus having an additional display device function, an enlarged plan view showing one of a plurality of pixels formed in this active matrix, sectional views showing the construction of each element formed in this pixel, and waveform charts showing potential fluctuation in two pixels.

[0018] An active matrix substrate used in the image sensor apparatus having an additional display device function of this embodiment is manufactured by a semiconductor process in a manner similar to that for an active matrix substrate of a liquid crystal display device. As shown in FIGS. 1 and 2, in an image sensor apparatus 1 having an additional display device function of this embodiment, a plurality of scanning lines "gate" are formed on a transparent substrate 2. In the direction intersecting the direction in which these scanning lines "gate" are extended, a first wiring D11 that functions as a common wiring for supplying voltage, and second and third wirings D12 and D13 that function as signal lines are formed, with respective pixels PX (pixels PX11, PX12, ..., PX21, PX22, ...) being formed in matrix in such a manner as to correspond to the respective intersections of the second wiring D12 (or the third wiring D13) and the scanning lines "gate". In the end portion of the scanning line "gate", a scanning-side driving circuit 20 for outputting a pulse for selecting a pixel as a scanning signal to this scanning line "gate" is formed.

[0019] (Construction of the Pixel) As shown in FIGS. 1 to 3, in this embodiment, each pixel PX is composed of a first pixel section PXA including a first conduction control circuit SWA to which a scanning signal for selecting a pixel is supplied through the scanning line "gate" and a first thin film optoelectronic transducer 11A which connects the first wiring D11 with the second wiring D12 in a circuit manner through the first conduction control circuit SWA; and a second pixel section PXB including a second conduction control circuit SWB to which the scanning signal is supplied through the scanning line "gate" common to the first pixel section PXA and a second thin film optoelectronic transducer 11B which connects the first wiring D11 with the third wiring D13 in a circuit manner through the second conduction control circuit SWB. Although not shown in FIGS. 2 and 3, in each of the first and second pixel sections PXA and PXB, holding capacitors 13A and 13B are formed in such a manner as to be connected in parallel to the first and second thin film optoelectronic transducers 11A and 11B.

[0020] The first and second conduction control circuits SWA and SWB are formed of

p-channel-type TFTs 10A and 10B including a gate electrode to which a scanning signal is supplied from the scanning line "gate", respectively. The TFT 10A of the first conduction control circuit SWA is connected at one of its source and drain regions S/D to the second wiring D12 and connected at the other to a pixel electrode PEA of the first thin film optoelectronic transducer 11A. The TFT 10B of the second conduction control circuit SWB is connected at one of its source/drain regions S/D to the third wiring D13 and connected at the other to a pixel electrode PEB of the second thin film optoelectronic transducer 11B.

[0021] FIGS. 3(A) and 3(B) show a section taken along the line A-A' of FIG. 2 and a section taken along the line B-B' of FIG. 2, respectively. As shown in FIGS. 3(A) and 3(B), the basic constructions of the first and second pixel sections PXA and PXB are the same, and the TFTs 10A and 10B which compose respectively the first and second conduction control circuits SWA and SWB are each formed of a channel region 61, source/drain regions S/D formed on respective sides of the channel region 61, a gate insulation film 62 formed on at least the surface of the channel region 61, and a gate electrode 63 formed on the surface of this gate insulation film 62, with an interlayer insulation film 64 being formed on the surface of the gate electrode 63. The second and third wirings D12 and D13 are connected electrically to one of the source/drain regions S/D, respectively, through the contact hole of this interlayer insulation film 64. The pixel electrodes PEA and PEB of the first and second thin film optoelectronic transducers 11A and 11B are connected electrically to the other of the source/drain regions S/D, respectively. Although not shown in FIG. 3, in each of the first and second pixel sections PXA and PXB, holding capacitors 13A and 13B which are connected electrically in parallel to the first and second thin film optoelectronic transducers 11A and 11B are formed, as described with reference to FIG. 1. These holding capacitors 13A and 13B can be formed in such a manner that, for example, the pixel electrodes PEA and PEB or the source/drain region S/D, which is connected electrically to the pixel electrodes PEA and PEB, are extended so as to face a counter electrode OP through the insulation film. It is also possible to form the holding capacitors 13A and 13B in a manner that a capacitance line is formed so as to pass through the first and second pixel sections PXA and PXB and the capacitance line is arranged so as to face the extended portion of the source/drain region S/D or the pixel electrodes PEA and PEB through the insulation film. In this case, the capacitance line is set at a fixed potential

[0022] (Thin Film Optoelectronic Transducer) The first and second thin film optoelectronic transducers 11A and 11B have the same construction and function as either a light emitting element or a light receiving element. Namely, in the first thin film optoelectronic transducer 11A, a transparent pixel electrode PEA made of an ITO film, a hole injection layer VA, an organic semiconductor film SA, and a counter electrode OP made of a lithium-containing metal film such as aluminum or calcium are multilayered

in this order. Also in the second thin film optoelectronic transducer 11B, similarly, a transparent pixel electrode PEB made of an ITO film, a hole injection layer VB, an organic semiconductor film SB, and a counter electrode OP formed of a lithium-containing metal film such as aluminum or calcium are multilayered in this order, each of these layers being a layer formed simultaneously with the pixel electrode PEA, the hole injection layer VA, the organic semiconductor film SA, and the counter electrode OP of the first thin film optoelectronic transducer 11A.

[0023] The case in which the thin film optoelectronic transducer functions as a light emitting element will be described first. In the first and second thin film optoelectronic transducers 11A and 11B, which are used as light emitting elements (current control type light emitting elements) with the counter electrode OP and the pixel electrodes PEA and PEB as a negative pole and a positive pole, respectively, when voltage is applied, a current (driving current) which flows through the organic semiconductor films SA and SB increases sharply in a state in which the applied voltage exceeds a threshold voltage of the thin film optoelectronic transducer, thereby causing the first and second thin film optoelectronic transducers 11A and 11B to emit light as an EL element or an LED element. This light is reflected at the counter electrode OP, passes through the transparent pixel electrodes PEA and PEB, and is output.

[0024] Next, the case in which the thin film optoelectronic transducer functions as a light receiving element will be described. When light reaches the first and second thin film optoelectronic transducers 11A and 11B through the transparent substrate 2 and the transparent pixel electrodes PEA and PEB, photocurrent is generated in the organic semiconductor films SA and SB. At this time, the thin film optoelectronic transducer functions as a light receiving element that generates a potential difference between the counter electrode OP and the pixel electrodes PEA and PEB.

[0032] (Method of Use) In the case using the image sensor apparatus 1 having an additional display device function constructed as described above as a contact type image sensor apparatus, a readout object, such as a photograph, from which an image is to be read, is brought into close contact with the rear surface of the transparent substrate 2. Here, in each pixel PX, when the first thin film optoelectronic transducer 11A is used as a light emitting element and the second thin film optoelectronic transducer 11B as a light receiving element, the first switching circuit 401 sets the TFT 41 to be turned off and the TFT 42 to be turned on. In contrast, the second switching circuit 402 sets the TFT 43 to be turned on and the TFT 44 to be turned off.

[0033] In this state, the signals of waveforms shown in FIGS. 4(A) and 4(B) are output to the scanning line "gate" and the second wiring D12.

[0034] FIGS. 4(A) and 4(B) show a scanning signal Vgate supplied to each scanning line "gate", the potential level of the first wiring D11, a signal VD12 for on/off control,

which is supplied to the second wiring D12, the potential fluctuation of the third wiring D13, and the potential fluctuation of the pixel electrode PEA of the first thin film optoelectronic transducer 11A used as a light emitting element, in two pixels PX (the pixel PX11 on the pre-stage side and the pixel PX21 on the post-stage side) adjacent in the direction in which the first to third wirings D11, D12, and D13 are extended (the direction intersecting the scanning line "gate"), respectively.

[0035] As can be seen from FIG. 4, a scanning signal Vgate for setting the TFTs 10A and 10B to be turned on/off in each pixel and selecting each pixel in sequence is supplied to the scanning line "gate", while an on/off control signal VD12 for switching the first thin film optoelectronic transducer 11A between on and off states in the first pixel section PXA is supplied to the second wiring D12. Accordingly, in the pixel PX selected by the scanning line "gate", the first thin film optoelectronic transducer 11A is switched from the off state to the on state for a predetermined period according to the on/off control signal VD12 in the first pixel section PXA and returns to a off state again. In this period, in the second pixel section PXB, the second thin film optoelectronic transducer 11B receives the light which is reflected on a readout object, such as a photograph, from the first pixel section PXA. As a result, photocurrent flows in the second thin film optoelectronic transducer 11B, and in accordance therewith, a predetermined potential difference is generated between the pixel electrode PEB of the second thin film optoelectronic transducer 11B and the counter electrode OP. Since this potential difference, which appears in the third wiring D13, can be detected in sequence by the second photocurrent detection circuit 502. Such operation is performed in each pixel selected in sequence according to a scanning signal output to the scanning line "gate" from the scanning-side driving circuit 20. Hence, it is possible for the image sensor apparatus 1 having an additional display device function as a contact type image sensor apparatus to read image information from a readout object, such as a photograph.

[0036] The image information and the like read in this way can be displayed by the image sensor apparatus 1 having an additional display device function. In detail, the image information read herein from a readout object, such as a photograph, is recorded in an information recording device, such as a RAM, and a modulation image signal in according to the image information is sent to the second wiring D12 from the first data-side driving circuit 301 for display. As a result, in the pixel PX selected in sequence by a scanning signal supplied from the scanning line "gate", the on/off state of the first thin film optoelectronic transducer 11A of the first pixel section PXA is controlled according to the modulation image signal, thereby displaying a desired image.

[0037] In such display operation, if the second switching circuit 402 sets the TFT 43 to be turned off and the TFT 44 to be turned on and the modulation image signal is sent from the second data-side driving circuit 302 to the third wiring D13, it is also possible to control the on/off state of the second thin film optoelectronic transducer 11B of the

second pixel section PXB according to the modulation image signal. If the display operation is performed in both the first and second pixel sections PXA and PXB as described above, display at higher luminance is possible.

[0038] In contrast to the above example, if the first and second switching circuits 401 and 402 set the TFTs 41 and 43 to be turned on and the TFTs 42 and 44 to be turned off, it is possible to use the first and second thin film optoelectronic transducers 11A and 11B as light receiving elements in both the first and second pixel sections PXA and PXB. As a result, a reading operation with higher sensitivity is possible.

[0042] [Second Embodiment]

(Overall Construction of Active Matrix Substrate) FIGS. 5 to 8 are respectively an equivalent circuit diagram of an active matrix used for an image sensor apparatus having an additional display device function, an enlarged plan view showing one of a plurality of pixels formed in this active matrix, sectional views showing the construction of each element formed in this pixel, and waveform charts showing potential fluctuation in two pixels. In the following description, components having functions common to those of the first embodiment are given the same reference numerals, and accordingly, a detailed description thereof has been omitted.

[0043] An active matrix substrate used for an image sensor apparatus having an additional display device function of this embodiment is also manufactured by a semiconductor process in a manner similar to that for an active matrix substrate of a liquid crystal display device. As shown in FIGS. 5 and 6, also in the image sensor apparatus 1 having an additional display device function of this embodiment, a first wiring D21, a second wiring D22, and a third wiring D23 are formed on a transparent substrate 2 in the direction intersecting the direction in which the scanning lines "gate" extend, with each pixel PX (pixels PX11, PX12, ..., PX21, PX22, ...) being formed in matrix in such a manner as to correspond to the respective intersections of the first to third wirings D21, D22, and D23 and the scanning lines "gate". Further, a counter electrode OP is formed on at least the pixel region and is formed in strip in such a manner as to extend across a plurality of pixels PX as a common electrode among the pixels PX in this embodiment, also.

[0061] (Method of Use) In the case using the image sensor apparatus 1 having an additional display device function constructed as described above as a contact type image sensor apparatus, a readout object, such as a photograph, from which an image is to be read, is brought into close contact with the rear surface of the transparent substrate 2. Here, in each pixel PX, when the first thin film optoelectronic transducer 11A is used as a light emitting element and the second thin film optoelectronic transducer 11B as a

light receiving element, the first switching circuit 401 sets the TFT 45 to be turned on and the TFT 46 to be turned off. In contrast, the second switching circuit 402 sets the TFT 47 to be turned off and the TFT 48 to be turned on.

[0062] In this state, the signals of waveforms shown in FIGS. 8(A) and 8(B) are output to the scanning line "gate" and the first wiring D21.

[0063] FIGS. 8(A) and 8(B) show a scanning signal Vgate supplied to each scanning line "gate", a signal VD12 for on/off control (control of light reception/non light reception), which is supplied to the first wiring D21, the potential level (the potential level of the common power supply line com) of the second wiring D22, the potential fluctuation of the third wiring D23, and the potential fluctuation of the potential holding electrodes 65 of the first and second thin film optoelectronic transducers 11A and 11B, and the potential level of the counter electrode OP, in two pixels PX (the pixel PX11 on the pre-stage side and the pixel PX21 on the post-stage side) adjacent in the direction in which the first to third wirings D21, D22, and D23 are extended (the direction intersecting the scanning line "gate"), respectively.

[0064] As can be seen from FIG. 8, a scanning signal Vgate for setting the first TFTs 10C and 10E to be turned on/off and selecting each pixel in sequence is supplied to the scanning line "gate". Further, an on/off control signal VD21 for switching between the first thin film optoelectronic transducer 11A and the second wiring D22 between a conduction state and an insulation state by turning on/off the second TFT 10D is supplied to the first wiring D21. At the same time, the signal VD21 sets the second TFT 10F to be turned on/off so as to switch between the second thin film optoelectronic transducer 11B and the third wiring D23 between a conduction state and an insulation state.

[0065] Accordingly, in the pixel PX selected by the scanning signal Vgate, the first thin film optoelectronic transducer 11A changes from the off state to the on state according to the signal VD21 for on/off control and the on state is maintained in the first pixel section PXA. During this period, in the second pixel section PXB, light which is radiated from the first pixel section PXA onto a readout object, such as a photograph, is reflected, and the reflected light is received by the second thin film optoelectronic transducer 11B. As a result, a photocurrent flows in the second thin film optoelectronic transducer 11B, and in accordance therewith, a predetermined potential difference is generated between the pixel electrode PEB of the second thin film optoelectronic transducer 11B and the counter electrode OP. This potential difference can be detected in sequence by the second photocurrent detection circuit 502 through the third wiring D23. Such an operation is performed in each pixel in sequence according to a scanning signal output to the scanning line "gate" from the scanning-side driving circuit 20. Hence, it is possible for the image sensor apparatus 1 having an additional display device function as a contact type image sensor apparatus to read image information from a readout object, such as a photograph.

[0066] The image information and the like read in this way can be displayed by the image sensor apparatus 1 having an additional display device function. In detail, the image information read herein from a photograph or the like is recorded in an information recording device, such as a RAM, and a modulation image signal according to the image information is sent to the first wiring D21 from the data-side driving circuit 30 for display. As a result, in the pixel PX selected in sequence by a scanning signal supplied from the scanning line "gate", the on/off state of the first thin film optoelectronic transducer 11A of the first pixel section PXA is controlled according to the modulation image signal, thereby displaying a desired image.

[0067] In such display operation, if the second switching circuit 402 sets the TFT 48 to be turned off and the TFT 47 to be turned on and the third wiring D23 is connected to the common power supply line com, the on/off state of the first thin film optoelectronic transducer 11B of the second pixel section PXB can be controlled according to the modulation image signal sent from the data-side driving circuit 30 to the first wiring D21 in the pixel PX which is selected in sequence according to the scanning signal supplied from the scanning line "gate". When the display operation is performed in both the first and second pixel sections PXA and PXB, display at higher luminance is possible.

[0068] If the first and second switching circuits 401 and 402 set the TFTs 46 and 48 to be turned on and the TFTs 45 and 47 to be turned off, it is possible to use each of the first and second thin film optoelectronic transducers 11A and 11B as a light receiving element in both the first and second pixel sections PXA and PXB. As a result, a reading operation with higher sensitivity is possible.

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.